

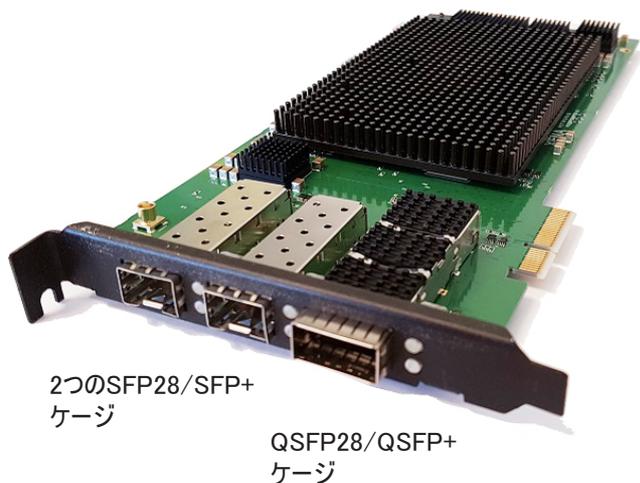


## Xena M1QFP28SFP28

### 5種のデュアルメディア テストモジュール

M1QFP28SFP28は、QSFP28/QSFP+, SFP28/SFP+トランシーバパッケージを実装し、5つのEthernetメディアレート(100G/50G/40G/25G/10Gbps)に対応した画期的な製品です。

M1QFP28SFP28は10G, 25G, 40G, 50G, 100Gbpsに対応しています。



2つのSFP28/SFP+ ケージ

QSFP28/QSFP+ ケージ

#### 特長及び特徴

- ▶ 世界初 1つのアダプタで5種類のメディアレートに対応：(10GE, 25GE, 40GE, 50GE, 100GE)
- ▶ 2種類のメディアに対応：(QSFP28/QSFP+ もしくは SFP28/SFP+)
- ▶ ハイコストパフォーマンス
- ▶ 簡単なオペレーション
- ▶ ダイアグラム機能
- ▶ ライフタイムテクニカルサポート
- ▶ ソフトウェア(XenaManager-2G, XenaScripting, Xena2544, Xena1564, Xena3918, Xena2889)無償添付
- ▶ ハードウェア1年保証
- ▶ ソフトウェア3年間無償アップデート

#### 概要

M1QFP28SFP28は、5種の異なるEthernetネットワーク(100G/50G/40G/25G/10GE)を提供する汎用性の高いテストソリューションです。このユニークなモジュールにより、異なる物理トランシーバパッケージとフォームファクターの間をダイナミックに選択できます。

本モジュールはQSFP28/QSFP+ケージを1つ、SFP28/SFP+ケージを2つ実装し、

QSFP28/QSFP+ケージを選択した場合：

- QSFP28: 1x100G, 2x50G, 4x25G
- QSFP+ : 1x40G, 4x10G

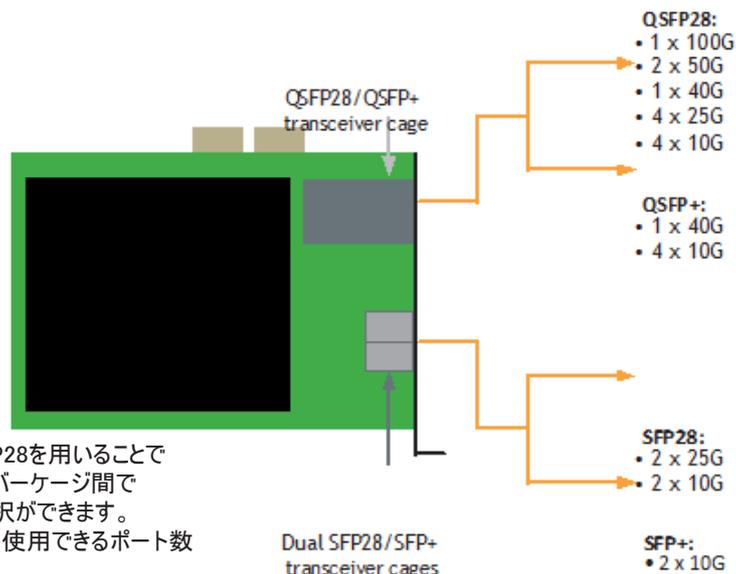
のジェネレートポートの構成が、

SFP28/SFP+ケージを選択した場合：

- SFP28: 2x25G, 2x10G
- SFP+ : 2x10G

のポートの構成が実装可能です。

5種のEthernetネットワーク速度と、複数の物理的な光トランシーバのフォームファクタのユニークな組み合わせにより、M1QSFP28SFP28はネットワークインフラストラクチャやイーサネット機器の機能試験(タップ、スイッチ、ルーター、Nic、パケットブローカ、バックホールプラットフォームなど)といった、多彩なソリューションが可能となっています。



M1QSFP28SFP28を用いることで2つのトランシーバパッケージ間でダイナミックな選択ができます。これにより速度、使用できるポート数が決定します。

物理的なトランシーバパッケージを一旦使用することで、Ethernet速度を指定するために XenaManager-2G (Xenaのフリートラフィック生成とソフトウェア解析)を使用できます。

## 特徴

### ユニークなアイダイアグラム機能

M1QSFP28SFP28は、アイダイアグラムと呼ばれるユニークな信号品質解析機能を包含しています。CFP4及び QSFP28/QSFP+ポートを使用する際、“Advanced PHY Features“と呼ばれる追加パネルが、XenaManager-2Gソフトウェアの主画面の‘ResourceProperties’タブに現れます。このパネルは物理レベルに於いて、4x10G又は4x25Gリンクに関連した4つの受信SerDesに対する制御及びモニタを行います。またビットエラーレート(BER)アイダイアグラムの作成や、水平BERカーブからリンクBERの評価、及び送受信方向のPHYチューニングの管理を行えます。

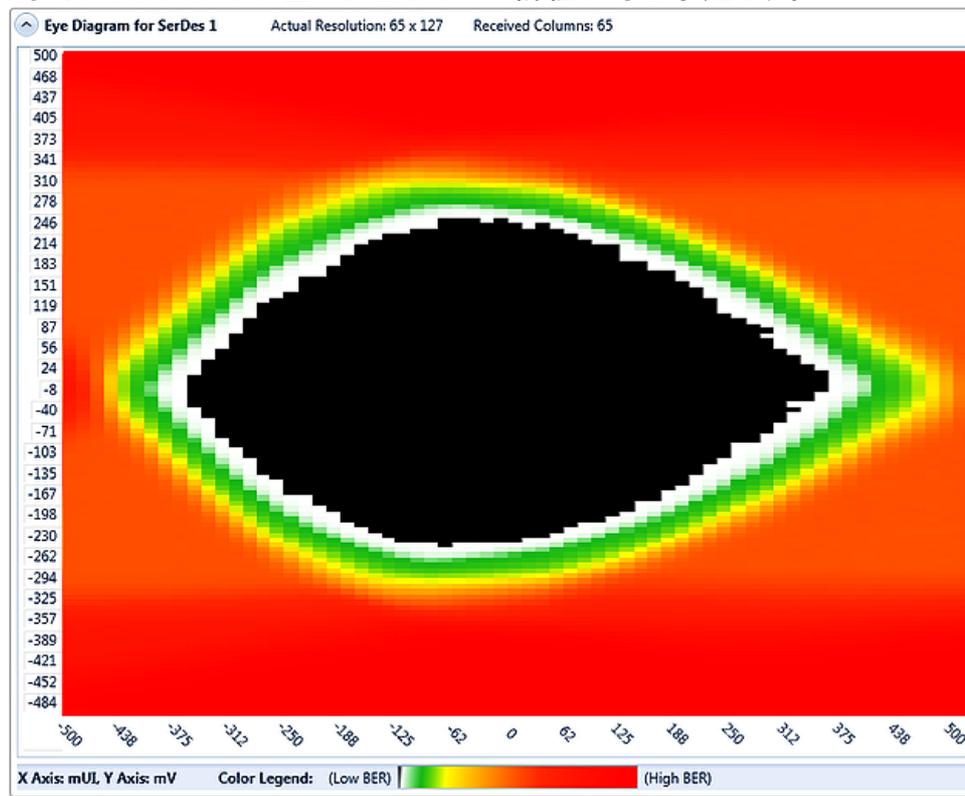
#### 仕組み

BERアイダイアグラムは、RXを平衡化した後、信号品質の直接的な視覚化を提供します。アイダイアグラムはPHYのステップバイステップにより得られたサンプリングポイントから時間軸(標本化遅延)と振幅軸(0/1閾値設定による)を変化させる事で生成されます。各サンプリングポイント(X,Y)は、100万ビットが測定され、ビットエラーの数がカウントされ、簡単な境界がBERに与えられます。

#### ダイヤグラムの見方

カラーマップは、各ポイントに於ける測定された、100万(最高赤)から0(黒)のビットエラーレートを示します。色のスケールはログ分布を取ります。より高い分解能は、より鮮明なダイヤグラムを与え、X、Yのより高い値は、水平、垂直バスタブカーブの評価により高い精度を、各々に与えます。アイデータテーブルは、幅や高さ、ジッターなどアイパターンが持つ、幾つかのパラメーターの評価手法を提供します。近日のリリースで水平バスタブカーブに基づいたリンクBER評価に対応予定です。

共通パラメータ	
幅	mUIにおいて推定される目の幅
高さ	mVにおいて推定される目の高さ
水平バスタブパラメータ	
左のHスロープ	水平バスタブカーブの左側のスロープ
右のHスロープ	水平バスタブカーブの右側のスロープ
左のHスロープ	Y軸が左側にある交差点
右のHスロープ	Y軸が右側にある交差点
適した左のR-二乗	品質評価。最大値は100。
適した右のR-二乗	品質評価。最大値は100。
左のEst RJ平方二乗平均	推定されるランダムなジッター(平方二乗平均)の左側
右のEst RJ平方二乗平均	推定されるランダムなジッター(平方二乗平均)の右側
Est DJ	推定される決定的なジッター
垂直バスタブパラメータ	
Vスロープ底部	水平バスタブカーブの左側のスロープ
Vスロープ上部	水平バスタブカーブの右側のスロープ
X-インターセプト底部	Y軸が底部にある交差点
X-インターセプト上部	Y軸が上部にある交差点
適した底部のR-二乗	品質評価。最大値は100。
適した上部のR-二乗	品質評価。最大値は100。
底部のEst RJ平方二乗平均	推定されるランダムなジッター(平方二乗平均)の底部
上部のEst RJ平方二乗平均	推定されるランダムなジッター(平方二乗平均)の上部



## 製品仕様

### ジェネレートポート仕様

対応インターフェース	QSFP28: 100GE, 50GE, 40GE, 25GE, and 10GE Ethernet QSFP+: 40GE and 10GE Ethernet SFP28: 25GE and 10GE Ethernet SFP+: 10GE Ethernet
インターフェースオプション	QSFP28: - 1 x 100GBASE-SR4, 1 x 100GBASE-LR4, 1 x 100GBASE-CWDM4, 1 x 100GBASE-CR4, - 2 x 50GBASE-SR2, 2 x 50GBASE-LR2, 2 x 50GBASE-CR2 - 4 x 25GBASE-SR, 4 x 25GBASE-LR, 4 x 25GBASE-CR - 1 x 40GBASE-SR4, 1 x 40GBASE-LR4, 1 x 40GBASE-CR4 - 4 x 10GBASE-iSR QSFP+: - 1 x 40GBASE-SR4, 1 x 40GBASE-LR4, 1 x 40GBASE-CR4 - 4 x 10GBASE-iSR SFP28: - 2 x 25GBASE-SR / 25GBASE-LR / 25GBASE-CR - 2 x 10GBASE-SR / 10GBASE-LR / 10GBASE-CR SFP+: - 2 x 10GBASE-SR / 10GBASE-LR / 10GBASE-CR
オートネゴシエーション、リンクトレーニング機能	IEEE 802.3 Clause 73, Auto-negotiation IEEE 802.3 Clause 72, Link training 準拠
Forward Error Correction (FEC)	RS-FEC (Reed Solomon) FEC, IEEE 802.3 Clause 91 RS-FEC (Reed Solomon) FEC, IEEE 802.3 Clause 108 BASE-R (Fire code) FEC, IEEE 802.3 Clause 74 準拠
トランシーバパッケージ数	QSFP28/QSFP+ ケージx1、SFP28/SFP+ケージx2 (2つのケージの同時使用不可)
ポート統計機能(*1)	リングステート、FCSエラー、ポーズフレーム、ARP/PING、エラー挿入、トレーニングパケット
IFG調整	16~56byte (デフォルト20byte: 8Bプリアンブル(SFDを含む)+12B IFG)
送信ラインレート調整	アイドルギャップを強制する事で透過的に-1,000ppm(-10ppm単位) までラインレートを調整可能
送信ラインクロック調整	-400~400ppm(0.001ppmステップ) の範囲で調整可能 (全ポート共通)
ARP/PING	ポート毎にIP,MACアドレスを設定可能
フィールドアップグレード	FPGAファームウェア、操作用ソフトウェア共に完全対応
ヒストグラム統計 (*1)	ポート毎の2つのリアルタイムヒストグラム。 各ヒストグラムはRX/TXパケット長、ジッター、全トラフィック、または特定のトラフィックに対する遅延分布。フィルター機能を提供
TXディスエーブル機能	TXポートのリンクのみ無効にする事が可能
IGMPv2マルチキャストJoin/Leave機能	IGMPv2マルチキャストクライアントJoin/Leave機能。連続したJoin/Leaveが可能。またそれらのインターバル設定が可能
ループバックモード	<ul style="list-style-type: none"> <li>• L1RX2TX - RX-to-TX, RXより入力されたパケットをバイト単位でTXポートへコピーし転送</li> <li>• L2RX2TX - RX-to-TX, RXより入力されたパケットをそのSource/Destination MACアドレスを入れ替えてTXポートへ転送</li> <li>• L3RX2TX - RX-to-TX, RXより入力されたパケットをそのSource/Destination MAC及びIPアドレスを入れ替えてTXポートへ転送</li> <li>• TXON2RX - TX-to-RX, TXポートから出力されるパケットをRXポートへの入力として転送</li> <li>• TXOFF2RX - TX-to-RX, TXポートはアイドル状態</li> <li>• Port-to-port-ポート間インラインループモード。 全てのトラフィックはL1レベルで透過的に100%ループ</li> </ul>
発信器特性	初期精度3ppm 周波数ドリフト(1年目以降+/-3ppm,15年以上+/-15ppm) 温度安定性:+/- 20 ppm (システム安定性 +/- 35 ppm)

## 製品仕様

### 100/50/40/2GE PRB5 及び PCSレイヤ

ペイロードテストパターン	PRBS 2 <sup>31</sup>
エラー挿入	マニュアル挿入(ビットエラーまたはバーストエラー)、自動エラー挿入
フレームサイズ及びヘッダー	固定長56~9200byte。L2~L4ヘッダー適用可能。
アラーム	パターンロス、閾値によるビットエラーレート
エラー解析	ビットエラー： 秒、カウント、レート ミスマッチ'0'or'1'：秒、カウント、レート ビットエラーイベント時のログ及び解析
PCSバーチャルレーン構成	ユーザ定義のTxバーチャルレーン毎のスキュー挿入、RX PCSバーチャルレーン再配置機能のテストの為にユーザ定義バーチャルレーンSerDesマップ機能
PCSバーチャルレーン統計	相対的なバーチャルレーンスキュー計測(2048bit迄)、同期ヘッダー及びPCSレーンメーカーエラーカウンタ、同期ロスヘッダー、レーンメーカー、BIP8エラー、インジゲータ

### キャプチャ

キャプチャ機能	全トラフィック、FCSエラー、フィルタマッチ
キャプチャスタート・ストップトリガ	無し、FCSエラー、フィルタマッチ
キャプチャ可能なパケットサイズ	16~12288bytes
ポート毎のキャプチャバッファサイズ	256KB:100Gbps I/F 125KB:40Gbps I/F
低速キャプチャバッファ	4096/パケット

### 送信エンジン

ポート毎のストリーム数	連続した256個(ワイヤスピード)
ストリーム毎のテストペイロード挿入	ワイヤスピードにて、タイムスタンプ、シーケンス番号、各ヘッダーでのFCSを包含したパケットを送出可能。
ストリーム統計(*1)	TX Mbit/s、パケット/s、パケット数、バイト数、FCS エラー、ポーズフレーム
帯域幅プロファイル	バーストサイズ及び密度を定義。 ユニフォームとバースト的な帯域幅プロファイルストリームは交互に配置が可能。
フィールド変更機能	値の増加、減少、ランダム化が可能な16bitフィールド変更機能。 各フィールド変更機能は、設定可能なビットマスク、繰り返し、最小、最大、ステップパラメータを包含。ストリーム毎に2個のフィールド変換機能を使用可能。
パケット長制御	パケット長の固定、ランダム、パタフライ、増長が可能。 パケット長は56byte~9200byteまで対応。
パケットペイロード	ユーザ定義の1~18byteパターン、8bitインクリメントパターンの繰り返し使用が可能
エラー発生	アンダーサイズ(最小56byte)、オーバーサイズ(最大9200byte)パケット、シーケンス、順番違い、ペイロード完全性、FCSエラー挿入
TXパケットヘッダー及びRXデコード機能	Ethernet, Ethernet II, VLAN, ARP, IPv4, IPv6, UDP, TCP, LLC, SNAP, GTP, ICMP, RTP, RTCP, STP, MPLS, PBB, 及びユーザー定義
パケットスケジュールモード	Normal(ストリームインターリーブモード)： 標準スケジュールモード。高精度レート、パケットIFG変動が少々発生。 Strict Uniform： 新スケジュールモード。100%均一のIFG。設定されたレートに対する偏差が少々発生。 Sequential packet scheduling(シーケンシャルストリームスケジュール)： ストリームは順番に連続してスケジュール。ストリーム毎にパケット数を設定可能

## 製品仕様

### 受信エンジン

ポート毎にトレース可能なストリーム数	2016 (ワイヤレート対応)
受信パケット自動テスト ペイロード検知機能	リアルタイム統計、遅延、ロス、ペイロード完全性、シーケンスエラー、順番違い検査
ジッター計測	MEF10に準拠したジッター (パケット遅延変動) 計測。 8ns精度32ストリームまで計測可能。
ストリーム統計(*1)	<ul style="list-style-type: none"> <li>•RX Mbit/s, パケット/s, パケット数, バイト数</li> <li>•ロス、ペイロード完全性エラー、シーケンスエラー、順番違い</li> <li>•最小、最大、平均遅延</li> <li>•最小、最大、平均ジッター</li> </ul>
遅延計測精度	±16 ns
遅延計測分解能	8ns (遅延計測は校正可能であり、トランシーバモジュールからの遅延を除去可能)
フィルター数:	<ul style="list-style-type: none"> <li>•64bitパターンマッチ (オフセット、ビットマスク機能を含む) x4</li> <li>•フレーム長比較 (短、長、比較) x4</li> <li>•パターンマッチ、パケット長を要素に 'AND/OR' を用いて表現したユーザ定義フィルタ x4</li> </ul>
フィルター統計(*1)	フィルタ毎: RX Mbit/s、パケット/s、パケット数、バイト数
<b>その他のPHY機能</b>	
送信平衡制御	<ul style="list-style-type: none"> <li>•Tx送信平衡制御 (プリエンファシス)</li> <li>•Tx減衰</li> <li>•Txポストエンファシス: 信号完全性解析を行うグラフィカルなアイダイアグラム</li> <li>•RXオプション: 25Gbps RX SerDes PHYの自動調整機能</li> </ul>
信号完全性解析	<ul style="list-style-type: none"> <li>•グラフィカルなアイダイアグラム</li> <li>•水平バスタブカーブ評価</li> <li>•垂直バスタブカーブ評価</li> <li>•ビットエラーレート (BER) 評価</li> </ul>
100Gの 803.bj第91節リード- ソロモン・フォワード 誤り訂正 (CL91 RS-FEC)	オプション

(\*1)10Gのみ

## 仕様

### 寸法

#### 1U XenaCompact

- 幅 : 48.26cm
- 高さ : 4.45cm
- 奥行 : 25.00cm
- 重量 : 4.5kg

#### 4U XenaBay (2 slots)

- 幅 : 48.26cm
- 高さ : 17.78cm
- 奥行 : 50.00cm
- 重量 : 16.5kg

### 電力

- 交流電圧: 100-240V
- 周波数: 50-60Hz
- 最大電力: 90W(XenaCompact)  
/120W(XenaBay)
- 最大電流: 0.8A (120V供給下),  
0.4A (240V供給下)

### 安全・環境規格

- FCC (US), CE (Europe)

### 使用環境

- 操作温度: 10~35°C
- 保管温度: -40~70°C
- 湿度 : 8%~90% (非結露)

### 安全・環境規格

- XenaCompact: 49dBa
- XenaBay : 58.5dBa

## お問い合わせ



株式会社コムワース  
通信機器営業部

TEL : 03-3777-0888  
FAX : 03-3772-8497  
URL : <http://www.comworth.co.jp>  
MAIL : [info2@comworth.co.jp](mailto:info2@comworth.co.jp)